

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 08204136
PUBLICATION DATE : 09-08-96

APPLICATION DATE : 31-01-95
APPLICATION NUMBER : 07013461

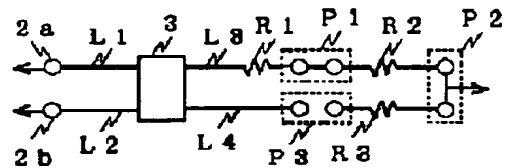
APPLICANT : ROHM CO LTD;

INVENTOR : TSUJI KENJI;

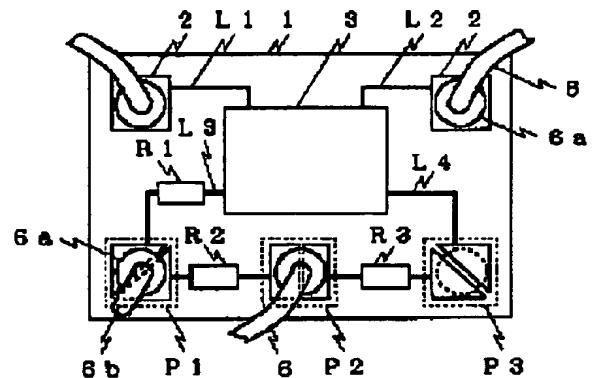
INT.CL. : H01L 27/04 H01L 21/822 H01L 21/60
H01L 25/00

TITLE : SEMICONDUCTOR DEVICE

(a)



(b)



ABSTRACT : PURPOSE: To enable the pad wirings of separating pads to be easily connected by a method wherein a pad wiring wherein the protecting film on a wiring of a circuit element is partially removed is formed and then a plurality of pad wirings are adjacently arranged so as to form a separated pad in the shape of one bonding pad.

CONSTITUTION: Optional circuits of P1, P2 and P3 capable of selecting if wirings are connected or not are formed of separated pads 2 in the shape of one bonding pad by adjacently arranging a plurality of pad wirings while forming pad wirings partially removing the protecting films on the wirings of a circuit element 3. Besides, the wiring L3 from the circuit element 3 is connected to the inner lead of a lead frame by a fine wire 6 such as Au, etc., from the separated pad P2 through the intermediary of resistors R1 and R2 to be picked up as the lead terminals of the semiconductor device.

COPYRIGHT: (C)1996,JPO

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-204136

(43)公開日 平成8年(1996)8月9日

(51)Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 27/04
21/822
21/60
25/00

3 0 1 N
B

H 0 1 L 27/ 04

E

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21)出願番号

特願平7-13461

(22)出願日

平成7年(1995)1月31日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 辻 謙二

京都市右京区西院溝崎町21番地 ローム株
式会社内

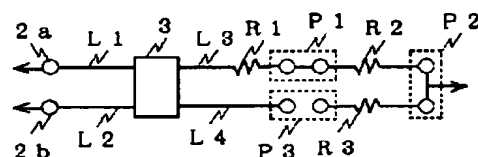
(54)【発明の名称】 半導体装置

(57)【要約】

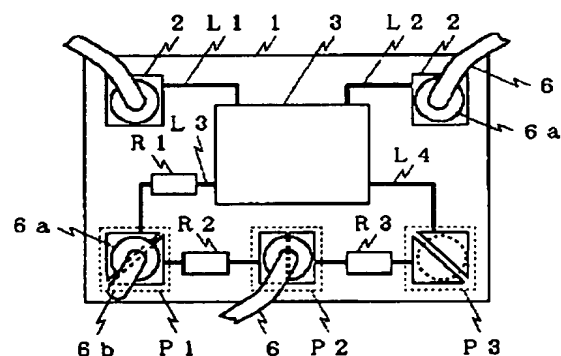
【目的】 半導体素子構成の簡単な変更により、新たな製造装置等を必要としないで、しかも半導体素子の面積を殆ど大きくすることなく、半導体素子の特性や機能を選択できるようにした半導体装置を提供することを目的とする。

【構成】 選択可能な回路素子を有する半導体装置において、回路素子の配線上の保護膜を部分的に除去したパッド型配線を形成するとともに、複数のパッド型配線を隣接配置して一個のボンディングパッド形状をした分割パッドを形成し、ワイヤボンディングまたは導電性ペーストにより分割パッドのパッド型配線間を一体的に接続する。

(a)



(b)



1

【特許請求の範囲】

【請求項1】 選択可能な回路素子を有する半導体装置において、前記回路素子の配線上の保護膜を部分的に除去したパッド型配線を形成するとともに、複数の前記パッド型配線を隣接配置して一個のボンディングパッド形状をした分割パッドを形成し、ワイヤボンディングまたは導電性ペーストにより前記分割パッドの前記パッド型配線間を一体的に接続可能にしたことを特徴とする半導体装置。

【請求項2】 前記分割パッドの前記パッド型配線間には絶縁層が形成されていることを特徴とする請求項1に記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置に関し、詳しくは選択可能な回路素子を有する半導体装置の構造に関する。

【0002】

【従来の技術】 従来、一部の特性や機能のみ異なる半導体装置が要求される場合、必要とされる特性や機能のみを半導体素子に形成して各々組み立てるか、複数の特性や機能を半導体素子に予め形成しておいて、組立前にレーザーカット装置により半導体素子の配線を切断することにより選択するか、組立時にボンディングオプションにより選択するかして、所定の半導体装置を提供していた。

【0003】 図4は特性や機能の選択が可能な半導体装置の従来方法による選択例を示し、図4(a)は要求される半導体素子の回路例として抵抗内蔵トランジスタの基本構成を示し、図4(b)は図4(a)の回路における抵抗R1の抵抗値の選択をワイヤボンディングの位置で選択するボンディングオプションを行う場合を示している。

【0004】 図4(a)の回路は、NPN型のトランジスタQ1のコレクタ及びエミッタが各々OUT端子及びGND端子に接続されるとともに、トランジスタQ1のベースは抵抗R1を介してIN端子に接続され、トランジスタQ1のエミッタとIN端子間には抵抗R2が接続されて、抵抗内蔵トランジスタを形成している。このような抵抗内蔵トランジスタを使用する場合、使用する回路の出力電流や入力インピーダンス等の特性によって、抵抗R1及びR2の抵抗値の組み合わせが種々必要になるので、半導体素子上に使用する予定の抵抗を予め形成しておいて、組立時にワイヤボンディングの位置を変更することにより、抵抗を選択使用することが多い。

【0005】 図4(b)は半導体素子1を組立時の状態を上面から見た部分的な模式図を示し、リードフレームのアイランド8上にダイボンディングされた半導体素子1には、選択可能な抵抗として予め形成された抵抗R1及びR1'と抵抗R2と各抵抗を半導体装置のリード

2

端子に接続するためのボンディングパッド2とが形成され、要求される特性により、リードフレームのインナーリード7とボンディングパッド2の間を金等の細線（ワイヤという）6で接続するワイヤボンディングの位置を変更して、実線のワイヤ6または点線のワイヤ6で示すように接続することにより、抵抗R1またはR1'の一方を選択してIN端子に接続するとともに、インナーリード7を介して抵抗R2と接続している様子を表している。

【0006】

【発明が解決しようとする課題】 しかしながら、要求される特性や機能のみを半導体素子に形成して各々組み立てる場合は、半導体素子を最も小さく形成して安価な半導体装置を提供できる可能性はあるが、多くの種類の半導体素子を形成しなければならないので、半導体素子を形成するためのマスクを各々準備する必要があるとともに、形成した半導体素子の在庫管理が難しいという問題がある。

【0007】 また、組立前にレーザーカット装置により半導体素子の配線を切断して特性や機能を選択する場合には、素子や機能の選択を少ない面積で簡単にできるとともに、個別の半導体素子を形成する場合に比べて半導体素子の在庫管理は簡略化されるが、レーザーカット装置を用意しなければならないので、新たな投資や設置場所の確保が必要になるとともに、レーザーによる配線切断時のダメージ等により半導体装置の信頼性が低下する場合があるという問題がある。

【0008】 更に、図4に示した方法による場合は、抵抗値を始めとした特性や機能を簡単に選択できるとともに、個別の半導体素子を形成する場合に比べて半導体素子の在庫管理は簡略化されるが、選択の種類が多い場合には半導体素子に占める面積の大きいボンディングパッドを各々独立して形成する必要があるとともに、抵抗値が大きい場合や選択する回路素子が多い場合には、抵抗や回路素子を重複して形成しなければならないので、半導体素子の占める大きさも大きくなって半導体素子の単価が上昇してしまうことが多いという問題がある。

【0009】 そこで本発明はこれらの問題を解決し、半導体素子構成の簡単な変更により、新たな製造装置等を必要としないで、しかも半導体素子の面積を殆ど大きくすることなく、半導体素子の特性や機能を選択できるようにした半導体装置を提供することを目的とする。

【0010】

【課題を解決するための手段】 上述の問題を解決するために、請求項1に記載に係わる半導体装置は、選択可能な回路素子を有する半導体装置において、回路素子の配線上の保護膜を部分的に除去したパッド型配線を形成するとともに、複数のパッド型配線を隣接配置して一個のボンディングパッド形状をした分割パッドを形成し、ワイヤボンディングまたは導電性ペーストにより分割パッ

ドのパッド型配線間を一体的に接続可能にしたことを特徴とする。また、請求項2の記載に係わる半導体装置は、請求項1に記載の半導体装置において、分割パッドのパッド型配線間には絶縁層が形成されていることを特徴とする。

【0011】

【作用】本発明のような半導体装置の構成をとることにより、請求項1の記載に係わる半導体装置は、回路素子の配線上の保護膜を部分的に除去したパッド型配線を形成するとともに、複数のパッド型配線を隣接配置して一個のボンディングパッド形状をした分割パッドを形成している。従来からのワイヤボンディング技術または導電性ペーストを用いてパッド型配線間を容易に接続できるようにする。請求項2の記載に係わる半導体装置は、分割パッドのパッド型配線間には絶縁層が形成されているので、パッド型配線間を接続しないときにも、確実にパッド型配線間を分離できるようにする。

【0012】

【実施例】以下、本発明の実施例を図1、図2及び図3を参照しながら詳細に説明する。尚、本明細書では全図面を通して同一または同様の回路要素には同一の符号を付して説明を簡略化している。図1は本発明による第1の実施例の応用例を示し、図1(a)は要求される半導体素子の回路図を示し、図1(b)は図1(a)の回路を形成した半導体素子の組立を上面から見た模式図を示している。

【0013】図1(a)の回路は、トランジスタ等の能動素子や抵抗等の受動素子からなる回路素子3と端子2a及び2bとを各々配線L1及びL2を介して接続するとともに、配線間を接続するか否かを選択可能なP1、P2及びP3のオプション回路により、回路素子3の配線L3を抵抗R1、R2またはR3を介して、要求に応じて接続して取り出せるようになっている。図1(a)の回路では、半導体素子3の配線L3を、抵抗R1及びR2を直列に接続するとともに抵抗R3を使用しないで、オプション回路P2から取り出すようになっている。

【0014】図1(b)の半導体素子は、図1(a)のP1、P2及びP3のオプション回路を、回路素子の配線上の保護膜を部分的に除去したパッド型配線を形成するとともに、複数のパッド型配線を隣接配置して一個のボンディングパッド形状をした分割パッドで形成し、半導体素子1上に形成された回路素子3を配線L1及びL2を介して一辺の大きさが100 μ m程度のボンディングパッド2に接続するとともに、回路素子3からの配線L3を抵抗R1及び抵抗R2を介して、分割パッドP2から金やアルミニウム等の細線(ワイヤという)6により、図示しないリードフレームのインナーリードに接続し、半導体装置のリード端子として取り出している様子を表している。分割パッドP1に接続されたワイヤ線6

bは、分割パッドP1にワイヤボンディングされた後、焼き切るか引きちぎるかされて途中で切断されており、ワイヤボンディングボール部6aにより抵抗R1及び抵抗R2につながるパッド型配線を接続しているだけになっている。

【0015】尚、実施例では抵抗値の選択のみの応用例を示しているが、同様にして回路素子や複数の回路素子からなる機能ブロック等の接続を選択する様にしても良い。また、分割パッドへの接続は、熱圧着法でも超音波圧着でも同様に行える。図2の説明図は分割パッドの他の形状例を示し、実線2aは後述するようにして形成されたボンディング部を表し、点線円6aはワイヤボンディングボール部の接続位置を示している。図2(a)は3つの配線Lのパッド型配線部が1つの分割パッドを形成するように配置した場合を示し、図2(b)は2つの配線Lの対抗面積が大きくなるようにパッド型配線部を櫛状に形成し、相互に噛み合わすように配置して分割パッドを形成した場合を示し、図2(c)は2つの配線Lの対抗面積が大きくて接続の方向性に依存しないようにパッド型配線部が嵌合形状になるように配置して分割パッドを形成した場合を示している。

【0016】尚、ボンディング部2aは本実施例では正方形のみを示しているが、多角形や円形であっても良いのは勿論である。また、分割パッドを形成する配線は、3つ以上であっても構わないが、あまり多いと、一つの配線面積が少なくなりワイヤボンディング時に接続できなかったり断線してしまうことがあるので、数カ所の配線をまとめる程度が良い。

【0017】図2(d)の断面図は、図2(a)の分割パッドをZ1-Z2で切断したときの断面形状の模式図を示す。半導体基板4上に酸化膜や窒化膜からなる保護膜5aを形成し、その上にパッド型配線を隣接配置した分割パッドを形成し、酸化膜や窒化膜からなる保護膜5bを形成した後、ワイヤボンディングする部分の保護膜5bをエッチング等により除去してボンディング部2aが形成されている。

【0018】尚、ボンディング部2a上には保護膜5bがないので、各パッド型配線間があまり近接していると、パッド型配線が傷つけられたり腐食した時や、塵や水分が付着した時等にパッド型配線間が短絡してしまい易い。従って、ボンディング部2aの配線間は5 μ m乃至20 μ m程度の距離をとるとともに、ボンディング部2aをエッチングする時には、保護膜5bと一緒に形成されたパッド型配線間の保護膜5cを残すようにエッチングするのが良い。このようにすれば、保護膜5cによりパッド型配線間が立体的に分離されるのでボンディング部2aが傷ついたり腐食した時等でもパッド型配線間が短絡し難くなるので、パッド型配線間をワイヤボンディングにより接続しないときの半導体装置の信頼性を向上させることができる。また、先端にワイヤボンディン

5

グボール部6aが形成されたワイヤがボンディング部2aの中の点線6で示す位置にワイヤボンディングされる時に保護膜5cは圧砕されるので、パッド型配線間の接続は問題なく行うことができる。勿論、保護膜5cを残さないようにエッチングしても構わないが、この場合には、パッド型配線間の距離を保護膜5cを残す場合に比べて広くするようにするのが良い。

【0019】図3の断面図は本発明の分割パッドを接続する他の実施例を示し、図2の実施例と同様にして形成されたボンディング部2a内に、銀や半田等を主成分とする導電性ペーストを滴下もしくは塗布してパッド型配線間を接続している様子を表している。分割パッドの形状や保護膜5cの有無については第1の実施例と同様にすれば良い。

【0020】尚、図3では導電性ペーストをボンディング部2a内に完全に充填している様子を示しているが、パッド型配線間を接続できる量が有れば、必ずしも完全に充填する必要はない。この場合には、第1の実施例のようにワイヤボンディングを行わなくても良いので、分割パッドの大きさを、通常のボンディングパッドの大きさよりも小さくすることができ、一辺を数10 μ mにすることも可能になり、半導体素子のコストアップを防ぐことが可能になる。

【0021】

【発明の効果】以上のように本発明によれば、請求項1の記載に係わる半導体装置は、従来からのワイヤボンディング技術または導電性ペーストを用いて、容易に分割

6

パッドのパッド型配線間を接続できるようになるので、半導体素子形成後の組立工程において、ワイヤボンディングの回数及びワイヤ数を増やすことなくパッド型配線間を一体的に接続するか否かを簡単に選択できるという効果とともに、予め準備する半導体素子の種類を少なくすることができるという効果がある。また、請求項2の記載に係わる半導体装置は、パッド型配線間を接続しないときにも、確実にパッド型配線間を分離できるようになるので、パッド型配線間が短絡することが大幅に少なくなり、半導体装置の信頼性が向上するという効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施例の応用例を示す説明図である。

【図2】第1の実施例に用いる分割パッドの他の形状例を示す説明図である。

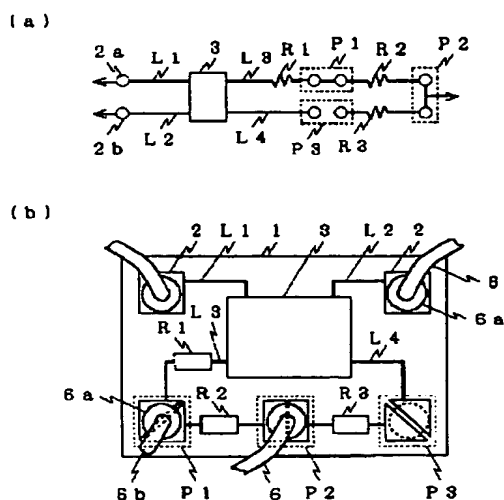
【図3】本発明による第2の実施例を示す断面説明図である。

【図4】従来の実施例を示す説明図である。

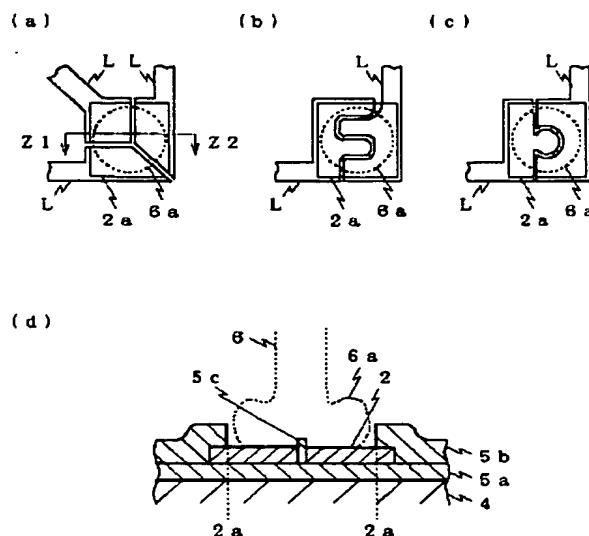
【符号の説明】

- 1 : 半導体素子
- 2 : ボンディングパッド
- 2a, 2b : ボンディング部 (端子)
- P1, P2, P3 : 分割パッド (オプション回路)
- 3 : 回路素子
- R1, R2, R3 : 抵抗素子 (回路素子)
- 6a : ワイヤボンディングボール部

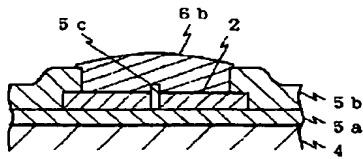
【図1】



【図2】

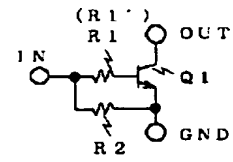


【図3】



【図4】

(a)



(b)

